

**DELPHION**

No active trail

**Select PR** **Stop J****RESEARCH****PRODUCTS****INSIDE DELPHION****Log Out** **Work File** **Saved Searches**

My Account

Search: Quick/Number Boolean Advanced Derwent

Email th

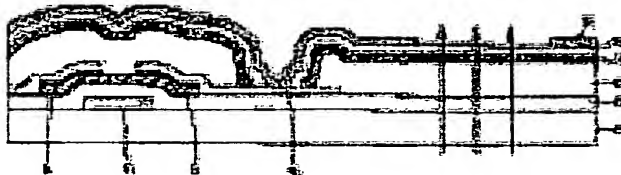
**Derwent Record**View: [Expand Details](#) Go to: [Delphion Integrated View](#)Tools: Add to Work File: [Create new Work File](#)Derwent Title: **Liquid display of thin film transistor capable of reflecting and transmitting**Original Title: ☒ **KR1025955A: LIQUID DISPLAY OF THIN FILM TRANSISTOR CAPABLE OF REFLECTING AND TRANSMITTING**Assignee: **SAMSUNG ELECTRONICS CO LTD** Standard company  
Other publications from [SAMSUNG ELECTRONICS CO LTD \(SMSU\)...](#)Inventor: **JANG Y G;**

Accession/ 2001-645319 / 200174

Update:

IPC Code: **G02F 1/136 ;****BEST AVAILABLE COPY**Derwent Classes: **L03; P81; U14;**Manual Codes: **L03-G05B**(Materials and components for LCDS) , **L04-C11C** (Semiconductor processing - electrodes) , **L04-E01**(Transistors [general]) , **U14-H01A**(Thin film two dimensional arrays e.g. for memories, LCDS, ELDS) , **U14-K01A1B**(Transparent conductive films, and electrodes of LCD) , **U14-K01A2**(Constructional details, coating, and optical layers of LCD - other) , **U14-K01A2B** (For three terminal switching elements of LCD)Derwent Abstract: ( [KR1025955A](#)) **Novelty** - The liquid display of thin film transistor is provided to increase a contact resistance by forming an oxide film at an interface of an aluminum containing reflecting metal layer constituting a pixel electrode, and a transparent electrode layer of indium metal oxide series.**Detailed Description** - The liquid display of thin film transistor includes a pixel electrode consisted of a transparent electrode layer (18) composed of an indium oxide series and an aluminum-containing reflecting electrode layer (20) having a transparent window. The reflection electrode layer (20) and the transparent electrode layer (18) constituting the pixel electrode in a contact connecting a drain electrode (16) of a thin film transistor and the pixel electrode. are electrically connected to the drain electrode (16) exposed through contact windows, respectively.

Images:



Dwg.1/10

Family: PDF Patent Pub. Date Derwent Update Pages Language IPC Code

☒ [KR1025955A](#) \* 2001-04-06 200174 1 English G02F 1/136Local apps.: [KR1999000037053](#) Filed:1999-09-02 (99KR-0037053)

Priority Number:

Application Number	Filed	Original Title
<a href="#">KR1999000037053</a>	1999-09-02	LIQUID DISPLAY OF THIN FILM TRANSISTOR CAPABLE OF REFLECTING AND TRANSMITTING

? Title Terms: LIQUID DISPLAY THIN FILM TRANSISTOR CAPABLE REFLECT TRANSMIT

[Pricing](#) [Current charges](#)

**Derwent Searches:** [Boolean](#) | [Accession/Number](#) | [Advanced](#)

Data copyright Thomson Derwent 2003

**THOMSON**



Copyright © 1997-2006 The Thomson

[Subscriptions](#) | [Web Seminars](#) | [Privacy](#) | [Terms & Conditions](#) | [Site Map](#) | [Contact Us](#) |

10-2001-0025955

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl.  
G02F 1/136

(11) 공개번호 10-2001-0025955  
(43) 공개일자 2001년04월06일

(21) 출원번호 10-1999-0037053  
(22) 출원일자 1999년08월02일  
(71) 출원인 삼성전자 주식회사, 윤종용  
경기 수원시 팔달구 매탄3동 416  
(72) 발명자 장용규  
경기도수원시팔달구매탄3동1158-3  
(74) 대리인 엄창현, 권희수

심사청구 : 없음

(54) 반사투과 복합형 박막트랜지스터 액정표시장치

요약

본 발명은 반사투과 복합형 박막트랜지스터 액정표시장치에 관한 것이다.

인들 산화를 제어로 이루어지는 투명전극층과 투광층을 가지는 알미늄 함유 반사전극층이 겹쳐져 이루어지는 화소전극을 구비하는 반사투과 복합형 박막트랜지스터 액정표시장치에 있어서, 박막트랜지스터의 드레인 전극과 상기 화소전극을 연결하는 콘택에서 상기 화소전극을 구성하는 상기 반사전극층과 상기 투명전극층이 각각 콘택층을 통해 드러난 상기 드레인 전극과 전기적으로 접속되도록 이루어지는 것을 특징으로 한다.

본 발명에 따르면 반사투과 복합형 박막트랜지스터 액정표시장치에서 화소전극을 이루는 알미늄 함유 반사전극층과 인들 금속 산화를 제압의 투명전극층 계면에서 산화막이 형성되어 콘택저항을 높이고 이로 인하여 반사전극층에 백열 배율을 위한 전위가 정확히 인가되지 않는 문제점을 해결할 수 있다.

도면

도1

도2

반사투과 복합형 액정표시장치, T10, T20, 알미늄, 콘택

도면

도면의 주요부분에 대한 설명

도1은 반사 투과 복합형 TFT-LCD의 한 예에서의 TFT층 기판의 각 화소에서의 육단면도이다.

도2 내지 도8은 본 발명의 일 실시예에서의 박막트랜지스터를 형성하는 공정과정을 나타낸 화소부 육단면도이다.

도9와 도10은 도6 내지 도8에 나타난 공정에 대한 변형된 예를 나타내는 화소부 육단면도이다.

도11 내지 도12는 본 발명의 화소전극을 형성하는 또 다른 공정의 예를 나타내는 화소부 육단면도이다.

도13은 본 발명의 또 다른 실시예를 나타내는 화소부 육단면도이다.

도14는 도13에 나타난 본 발명의 실시예에 대한 평면도이다.

도면의 주요부분에 대한 부호의 설명

- |            |               |
|------------|---------------|
| 1: 화소전극    | 7: 반사영역       |
| 9: 투과영역    | 10: 기판        |
| 11: 게이트 전극 | 13: 게이트 절연막   |
| 14: 오믹 콘택층 | 15: 아몰퍼스 실리콘층 |
| 16: 드레인 전극 | 17: 보호막       |

## 18. 투명전극

## 19. 분리필연막

## 20. 반사전극층

## 발명의 상세한 설명

## 발명의 목적

## 발명이 속하는 기술분야 및 그 분야의 종래기술

본 발명은 반사투과 복합형 박막트랜지스터 액정표시장치에 관한 것으로서, 보다 상세하게는 화소전극층 이루는 반사막과 투과막이 박막트랜지스터의 드레인과 콘택을 확실하게 할 수 있는 반사투과 복합형 박막트랜지스터 액정표시장치에 관한 것이다.

정보시대의 발전 속에서 정보 표시장치의 중요성은 매우 큰 것이며, 이들 정보표시장치 가운데 현재 가장 급속히 발전하는 분야로 LCD를 들 수 있다. 특히 화소의 조절에 박막 트랜지스터를 사용하는 TFT LCD는 정밀, 박형 및 저소비전력이라는 LCD 특유의 장점에 더하여 고해상도, 빠른 동작속도, 컬러화라는 수요자의 요구에 부응할 수 있는 고품위의 정보 표시장치로서의 입지를 넓혀가고 있다.

이하, 글래스 기판에 게이트를 먼저 형성하고, 마몰퍼스 삼리핀으로 트랜지스터 소자의 액티브 영역을 형성하는 비텀(bottom) 게이트 방식 마몰퍼스 삼리핀 타입 TFT LCD의 형성공정을 간단히 살펴보기로 한다.

종래의 기술에 따르면, 우선, 글래스 기판에 알미늄이나 크롬의 단일막 혹은 다중막을 적층하고 포토리소그래피와 에칭 공정을 이용하여 게이트 전극 및 게이트 라인을 형성한다(1st mask). 게이트 라인의 끝단에는 게이트 패드가 형성된다. 다음으로는 게이트 위로 게이트 절연막, 채널과 소오스 드레인 영역을 형성할 마몰퍼스 삼리핀막을 적층하게 된다. 대개 마몰퍼스 삼리핀 외층에는 소오스 드레인 전극과의 접촉을 낮추는 작용을 하는 오믹 콘택(Omic contact)층이 적층되는데 이 층에는 마몰퍼스 삼리핀에 이 등의 불순물이 도핑되어 반도체층과 전극 금속층과의 전기적 접촉력을 높여지게 된다.

이렇게 계속적으로 형성한 3층막에 대해 액티브 영역에 대응하는 포토마스크를 이용한 포토리소그래피와 식각 공정으로 패턴을 형성한다(2nd mask). 그리고 다시 그 위에 소오스 드레인 전극 형성을 위한 금속층을 적층하고 마스크 기법을 통해 소오스와 드레인 전극 및 데이터 라인을 형성한다(3rd mask).

경우에 따라서는 3층막에 대한 작업이 이루어지고 패턴 형성 전에 소오스 및 드레인 전극 형성을 위한 금속층을 적층한 다음 소오스 및 드레인 전극을 패터닝하면서 오믹 콘택층과 마몰퍼스 삼리핀층 상부를 제거하여 채널의 형성을 하는 것으로서 2nd mask와 3rd mask 공정을 대체할 수도 있다(4 mask 공정).

이렇게 형성된 소오스, 게이트, 드레인의 트랜지스터 기본 전극 구조 위로 보호막을 적층하게 된다. 보호막은 필름의 끝단막으로 삼리핀 산화물로 이루어지는 것이 일반적이다. 유기막으로 두께가 이루어질 수도 있다. 보호막을 적층한 다음에는 게이트 패드나 데이터 라인의 패드 및 소오스 전극 위로 절연막을 제거하고 콘택을 형성하여 외부 전극이나 화소전극과의 접속을 준비한다. 절연막을 부분 제거하는 과정도 포토리소그래피와 식각 공정을 이용하게 된다(4th mask).

이 보호막 위로는 화소전극을 역시 마스크 작업을 통해 형성하게 된다. 화소전극은 반사형 액정 표시장치의 경우 주로 알미늄을 스퍼터링으로 적층하여 포토리소그래피와 식각 공정을 통해 화소 상당 부분에 형성하게 되는데 전기적으로 트랜지스터의 소오스 전극과 콘택을 통해 연결되어 있으며 반사판의 역할을 하게 된다.

그리고 백라이트형 혹은 투과형 LCD의 화소전극은 화소전극을 통해 빛이 통과하여 사용자의 눈에 들어오게 되므로 투명한 ITO(Indium Tin Oxide), IZO(Indium Zinc Oxide) 등으로 형성된다(5th mask).

이상의 기본적인 5매 마스크 공정 외에도 액정표시장치의 제작방법은 공정 마스크의 매수에 따라 트랜지스터의 구조에 따라 다양한 변형이 있을 수 있다.

그런데, LCD에 대한 구분중 하나로 반사형 LCD와 투과형 LCD의 구분이 있다. 반사형은 판넬 내면에 반사판을 두고 외판을 반사하여 화상을 표시하는 방식이며 투과형은 판넬 뒤에 독립적인 광원인 백라이트를 설치하고 이 광원의 빛이 판넬을 통과하거나 불투과하지 않도록 액정의 배열을 조절하여 화상을 구현하는 방식이 된다. 초기의 액정표시장치로서 시계나 계산기 같이 전력소모를 극소화해야 하는 용도의 기기에서는 반사형을 많이 사용하였으나 대화면, 고품위의 화상표시를 요하는 노트북, 컴퓨터용의 특히 TFT LCD 등에서는 투과형을 사용하는 경우가 일반적이다.

현재의 한 추세를 보면, 노트북 컴퓨터와 같이 대화면, 고품위의 화상을 요구하는 곳에서도 전력의 소모를 줄이면서 외광을 이용하여 최대한 고품위의 화상을 구현할 수 있는 반사형도 많이 모색이 되고 있으며 두 가지 형태의 장점을 살펴서 주변 광도의 변화에도 불구하고 사용 환경에 맞게 적절한 시인성을 확보할 수 있는 반사 투과 복합형 LCD가 이미 LCD 제작회사인 사프사를 통해 소개된 바 있다.

소개된 반사 투과 복합형 박막트랜지스터 LCD는 기존의 TFT식 기판의 전극형성과정에서 절연막 위에 화소전극(1)을 형성할 때 일단 화소전극 패턴을 투명전극층으로 스퍼터링 등을 통해 형성하고, 그 위에 알미늄이나 크롬 등의 금속막 즉 반사막을 다시 스퍼터링 등의 방법으로 적층한 다음 원하는 반사막 패턴을 마스크 공정 즉 포토리소그래피와 에칭을 이용하여 형성하는 방법을 사용하고 있다. 이런 방법을 통해 절연막 위에는 반사막층이나 투명전극층으로 된 화소전극이 전혀 남아있지 않은 화소전극 외부영역, 투명전극만 남아있는 투과영역(7), 투명전극 위에 반사막이 남아있는 반사영역(9)이 구분 형성된다. 투과영역은 대개 항의 개입으로 형성되며 투과형이라 할 수 있다. 도1은 반사 투과 복합형 TFT LCD의 한 예에서의 TFT식 기판의 각 화소에서의 출현면도이다.

그러나 이러한 반사투과 복합형 박막트랜지스터 액정표시장치의 제조방법에는 제질상의 문제가 생기는 경우가 있다. 즉 투명전극으로 투명도에 비해 상대적으로 높은 전도성 때문에 가장 많이 사용되는 ITO가 반사성과 전도성에서 벗어나 반사율, 화소전극으로 가장 많이 사용하는 알루미늄과 접하게 되면 혹은 알루미늄을 함유한 알루미늄 나노를 같은 합금과 만나게 되면 계면에 접연성의 산화막이 형성되기 쉽고 따라서 알루미늄 반사전극판에는 전압이 제대로 걸리지 않아 반사투과 복합형 액정표시장치가 게구율이 낮아진 투과형 액정표시장치화 될 수 있다는 것이다. 또한 두 도전층이 연속적으로 만나게 되면 애전트 및 세정액 등과 같은 전해질 용액에 한해 접할 때 화학전지와 같은 반응을 하여 부식이 발생하는 문제도 있었다.

ITO를 투명 전극으로 사용하는 경우의 이런 문제를 없애기 위해 IZO 투명전극을 사용하는 방법도 있다. 그러나 이 경우에도 ITO에 비해 전도는 작지만 알루미늄 합금 금속층과 IZO 사이에는 절연성 알루미늄 산화막이 형성되어 콘택저항을 높일 수 있으므로 신뢰성 측면의 문제가 잔존하게 된다.

이런 문제를 해결하기 위해서는 반사영역과 투과영역의 반사전극과 투명전극에 드레인 전극을 전기적으로 연결하기 위해 별도의 콘택을 형성하는 방법을 볼 수 있다. 이 경우 반사전극과 투명전극은 겹치지 않고 별도의 패턴을 형성하게 될 수 있다. 그러나 화소전극은 넓은데 비해 드레인 전극은 비교적 한정된 영역에 형성되므로 투명 영역과 반사 영역의 배치가 최적화되기 어려운 문제가 있다.

#### 본 발명에 이루고자 하는 기술적 과제

본 발명에서는 반사투과 복합형 박막트랜지스터 액정표시장치에서 화소전극으로 인듐 산화물 계층의 투명전극층과 반사전극인 알루미늄 함유 금속층을 사용하는 경우에도 금속층이 평면적으로는 겹치게 구성되면서도 패턴 형성과정이나 세정과정에서 화학적전지와 같은 작용으로 부식이 발생하지 않고 계면에 결연성 물질이 생성되어 반사막에 전위가 제대로 형성되지 못하는 현상을 막을 수 있는 반사투과 복합형 박막트랜지스터 액정표시장치를 제공하는 것을 목적으로 한다.

#### 본 발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명의 반사투과 복합형 박막트랜지스터 액정표시장치는 인듐 산화물 계층으로 이루어지는 투명전극층과 투과영역을 가지는 알루미늄 함유 반사전극층이 겹쳐서 이루어지는 화소전극을 구비하는 반사투과 복합형 박막트랜지스터 액정표시장치에 있어서, 박막트랜지스터의 드레인 전극과 상기 화소전극을 연결하는 콘택에서 상기 화소전극을 구성하는 상기 반사전극층과 상기 투명전극층이 각각 콘택층을 통해 드레인 전극과 드레인 전극과 전기적으로 접속되도록 이루어지는 것을 특징으로 한다.

본 발명을 종래의 비광 게이트형 박막트랜지스터 액정표시장치에 적용시켜 보면 본 발명의 구성은 기판과 상기 기판에 적층된 게이트 패턴, 상기 게이트 패턴 위에 게이트 절연막, 아몰퍼스 실리콘막, 오믹층, 콘택층이 차례로 적층되어 형성된 액티브 패턴과 상기 아몰퍼스 실리콘막으로 이루어지는 채널, 상기 액티브 패턴 위로 형성된 소오스 및 드레인 전극, 상기 소오스 전극과 연결되어 형성되는 데이터 라인, 상기 데이터 라인의 위로 형성되어 상기 드레인 영역에 콘택층을 가지는 절연체 보호막 및 상기 콘택층을 통해 드레인 전극과 드레인 전극의 일부 영역과 접속되며 화소부에 형성되는 인듐 금속 산화물 계층의 투명전극층과 상기 콘택층을 통해 상기 드레인 전극과 상기 일부 영역 외의 영역에서 접속되며 화소부에 투광층을 가지고 형성되는 알루미늄 함유 반사전극층이 겹쳐서 형성되는 화소전극을 구비하여 이루어지는 것을 특징으로 한다.

본 발명에서 인듐 산화물 계층의 투명전극은 ITO(Indium Tin Oxide)와 최근 그 대체용으로 많이 연구되는 IZO(Indium Zinc Oxide)를 볼 수 있다. 화소전극을 구성하는 알루미늄 함유 반사전극층과 투명전극층의 두 층은 콘택층을 통해 드레인 전극의 폭에 비해 상대적으로 작기 때문에 화소전극을 구성하는 두 전극층 가운데 먼저 적층되는 막에서 패턴링을 할 때 절연막에 콘택층을 형성하듯이 콘택층의 내외에 먼저 적층되는 막을 일부 제거하여 창을 내고 외측에 나머지 전극층을 적층하고 필요한 패턴으로 형성하면 추가적인 노광 및 에칭 공정이 없이 화소전극을 이루는 각 층을 패턴링을 하면서 본 발명의 드레인전극과 화소전극 접속 구조가 이루어지는 것이다.

그리고 반사투과 복합형 박막트랜지스터 액정표시장치에서 화소전극을 이루는 반사전극층과 투과전극층의 적층순서는 반사효율을 고려할 때 투명전극층을 아래에 먼저 형성하고 반사전극층을 위쪽에 형성하는 것이 바람직하지만 순서가 바뀌어도 상관은 없다. 단 IZO의 경우 알루미늄과 온화 사용하는 애전트에 대해서 식각 선택비가 높지 않아 순서가 바뀌어도 동일하게 형성되면 될 것이다.

본 발명에서는 ITO 투명전극층과 알루미늄 함유 반사전극층의 직접적인 접촉에서 오는 세정시나 패턴링 식각시의 화학적 작용에 의한 부식을 막기 위해 두 전극층 사이에 투명도가 높고 치밀한 실리콘 질화막이나 실리콘 산화막을 분리절연막으로 얇게 형성하는 방법을 취할 수도 있다. 이 경우에는 콘택층 영역 내에서 화소전극을 이루는 아래쪽 전극층에 다시 창을 내듯이 분리절연막에도 콘택층 영역에서 다시 창을 내어 화소전극을 이루는 위쪽 전극층이 드레인 전극에 직접 전기접속을 하도록 한다. 특히 아래쪽 전극층과 분리절연막을 차례로 적층하고 한번의 패턴링 작업을 통해 동시에 콘택층 영역 내의 창을 낼 수 있으며 경우에 따라서는 투광성도 함께 패턴링할 수 있다. 그리고 분리절연막의 존재는 반사 및 투과시의 빛의 효율에는 부정적인 요인으로 작용하므로 화소부의 두 전극이 겹치지 않는 영역에서는 분리절연막에 대한 제거가 이루어지는 것이 바람직하다. 분리절연막에 대한 제거에 별도의 노광공정이 없이 이루어지도록 하려면 반사전극층이 위쪽으로 형성되어 분리절연막 에칭시의 마스크가 되는 것이 필요하다.

본 발명은 하나의 콘택층에서 영역을 분할하여 투명전극과 콘택층으로 노출된 드레인 전극의 일 부분이 접속되고, 다른 부분에서 드레인 전극과 반사전극층이 만나는 것 외에 드레인 전극 위로 콘택층을 복수개 형성하여 그 가운데 하나 이상에서는 드레인 전극과 투명전극이 나머지 영역도 하나의 콘택층에서는 드레인 전극과 반사전극층이 만나는 형태도 생각할 수 있다.

이하 도면을 참조하면서 실시예를 통해 본 발명을 좀 더 살펴보기로 한다.

도2 내지 도8은 본 발명의 일 실시예에서의 박막트랜지스터를 형성하는 공정과정을 나타낸 화소부 형성 단계이다. 본 실시예의 박막트랜지스터는 종래의 5배 공정과 같은 순서로 기판(10) 위에 게이트 전극(11), 게이트 절연막(13), 액티브층 형성할 아몰퍼스 실리콘막(15) 및 오믹 콘택층(14), 소오스 및 드레인 전극(16)이 이루어지는데, 도4에서 보이듯이 드레인 전극(16)은 액티브 영역을 벗어나 비교적 넓게 형성되어 있고, 도5에서 보이듯이 드레인 전극(16) 위로 절연재질의 보호막(17)이 형성된 다음 화소전극과의 연결을 위한 콘택층이 형성되어 있다.

화소전극을 형성하기 위해서 일단 도6과 같이 화소전극 영역 전체에 ITO 투영전극(18)이 적층 패터닝된다. 패터닝 과정에서 콘택층 일부 영역에 다시 층이 형성되어 드레인 전극(16)이 노출된 부분이 있다. 그 위로 도7과 같이 실리콘 질화막으로 된 분리절연막(19)이 형성된다. 분리절연막(19)에서도 ITO 층과 같이 도6에서 드레인 전극(16)이 노출되었던 영역에 층을 형성한다. 따라서 도8과 같이 알미늄 내다름으로 된 반사전극층(20)이 적층되면 도7에 형성되어 있던 층을 통해 드레인 전극(16)과 반사전극층(20)이 전기적으로 접속된다. 반사전극층을 패터닝할 때 빛의 투과를 위한 투광층이 형성된다. 도8은 본 발명 액정표시장치의 TFT 클래스의 한 예를 이룬다.

도9 내지 도10은 본 발명의 화소전극을 형성하는 또 다른 공정의 예이다. 여기서는 도9와 같이 먼저 반사전극층(20)이 형성되고 있다. 그리고 ITO 투영전극(18)을 도10과 같이 적층 패터닝하여 화소전극을 완성한다. 반사전극층이 형성될 때 패터닝 과정에서 콘택층 영역의 일부에 층을 형성하여 투영전극층이 적층될 때 자연스럽게 드레인 전극과 별도의 콘택을 형성하도록 하였다. ITO 재질은 ITO 재질의 전극에 비해 알미늄 합금층과 전극의 계면에서의 부작용이 적으므로 별도의 분리절연막을 형성하지는 않았지만 형성할 수도 있다. 그리고 도9에서 반사전극층의 패터닝에서 투광층이 형성된 것을 알 수 있다. 순서를 반대로 하여 ITO 투영전극층을 먼저 형성하고 알미늄 합금 반사전극층을 적층 패터닝하여 투광층을 형성한다고 하면 두 전극층의 어천트에 대한 선택비가 크지 않아 투광층 영역의 ITO층이 함께 제거될 가능성이 있으므로 바람직하지 않다.

도11과 도12는 도2 내지 도8에 나타난 공정에 대한 변형으로 제시된다. 여기서는 도6과 도7에 나타난 ITO 투영전극(18)과 실리콘 질화막 재질의 분리절연막(19) 형성공정이 하나의 도장 마스크를 이용하여 함께 이루어지고 있다. 도12의 반사전극층(20) 형성은 앞서 도8의 예와 같이 이루어진다. 투광층을 형성하는 단계에서 투광층 영역의 실리콘 질화막도 계속하여 예절으로 제거함으로써 빛의 투과를 향상시킬 수 있다.

도13은 본 발명의 또 다른 예를 나타내는 복단면도이다. 드레인 전극(16)이 액티브 영역을 이루는 아몰퍼스 실리콘막(15) 밖으로 확장 형성되고 드레인 전극(16) 위로 보호막(17)에 콘택 홀을 두 개를 형성하고 있다. 그리고 화소전극을 형성하는 과정에서 우선, ITO 투영전극(18)층을 적층, 패터닝하여 하나의 콘택에서는 드레인 전극(16)과 접속이 되도록 하고 다른 콘택에서는 접속이 이루어지지 않도록 한다. 다음으로 질리온 질화막 등의 분리절연막(19)을 적층 패터닝하여 ITO 투영전극(18)을 강박도록 하고 ITO 투영전극(18)과 접속이 이루어지지 않은 콘택 홀은 절연막으로 갱신되지 않도록 한다. 다음 알미늄 같은 반사전극층(20)을 적층하고 패터닝하여 투영전극(18)과 겹치는 일부에서 투과층을 형성한다. 본 예에서도 역시 화소전극을 이루는 투영전극(18)과 반사전극층(20)이 절연막에 의해 분리되면서 각각 콘택 홀을 통해 드레인 전극과 콘택을 이루고 있다.

도14는 도13과 같은 본 발명의 실시예에 대한 평면도이다. 드레인 전극 위로 나란히 콘택이 2개 형성되어 각각 투영전극층, 반사전극층 화소전극과 접속되고 있으며, 반사전극 영역에서 투광층이 넓게 2개 형성되어 투영전극층이 드러나 있다.

#### 본 발명의 효과

본 발명에 따르면 반사투과 복합형 박막트랜지스터 액정표시장치에서 화소전극을 이루는 알미늄 합금 반사전극층과 인들 금속 산화물 계층의 투영전극층 계층에서 산화막이 형성되어 콘택저항을 높이고 이로 인하여 반사전극층에 액정 배열을 위한 전위가 정확히 인가되지 않는 문제점을 해결할 수 있다.

#### (57) 청구의 범위

##### 청구항 1

인들 산화물 계층으로 이루어지는 투영전극층과 투광층을 가지는 알미늄 합금 반사전극층이 겹쳐서 이루어지는 화소전극을 구비하는 반사투과 복합형 박막트랜지스터 액정표시장치에 있어서,

박막트랜지스터의 드레인 전극과 상기 화소전극을 연결하는 콘택에서 상기 화소전극을 구성하는 상기 반사전극층과 상기 투영전극층이 각각 콘택층을 통해 드레인 전극과 드레인 전극과 전기적으로 접속되도록 이루어지는 것을 특징으로 하는 반사투과 복합형 박막트랜지스터 액정표시장치.

##### 청구항 2

제 1 항에 있어서,

상기 투영전극층은 ITO로 이루어지는 것을 특징으로 하는 반사투과 복합형 박막트랜지스터 액정표시장치.

##### 청구항 3

제 2 항에 있어서,

상기 투영전극층과 상기 반사전극층 사이에 분리절연막이 형성되고, 상기 분리절연막은 상기 콘택층 영역에서 층을 가지도록 형성된 것을 특징으로 하는 반사투과 복합형 박막트랜지스터 액정표시장치.



**청구항 4**

제 3 항에 있어서,

상기 반사전극층이 상기 분리절연막 위쪽에 형성되고 상기 투광성 영역에서는 상기 분리절연막이 제거된 것을 특징으로 하는 반사투과 복합형 박막트랜지스터 액정표시장치.

**청구항 5**

제 3 항에 있어서,

상기 투명전극층과 상기 반사전극층 가운데 아래쪽에 형성되는 것과 상기 분리절연막은 차례로 적층되어 하나의 도광 마스크를 이용하여 동일한 패턴으로 형성되는 것임을 특징으로 하는 반사투과 복합형 박막트랜지스터 액정표시장치.

**청구항 6**

제 1 항에 있어서,

상기 투명전극층은 1 $\mu$ m 재질로 이루어진 것을 특징으로 하는 반사투과 복합형 박막트랜지스터 액정표시장치.**청구항 7**

제 1 항 또는 제 6 항에 있어서,

상기 반사전극층이 아래쪽에 적층되고 상기 투명전극층은 위쪽에 적층되는 것을 특징으로 하는 반사투과 복합형 박막트랜지스터 액정표시장치.

**청구항 8**

제 7 항에 있어서,

상기 투명전극층과 상기 반사전극층 사이에는 분리절연막이 형성되고, 상기 분리절연막은 상기 콘택층 영역에서 항을 가지도록 형성된 것을 특징으로 하는 반사투과 복합형 박막트랜지스터 액정표시장치.

**청구항 9**

제 8 항에 있어서,

상기 분리절연막은 실리콘 질화막 재질로 이루어진 것을 특징으로 하는 반사투과 복합형 박막트랜지스터 액정표시장치.

**청구항 10**

제 7 항에 있어서,

상기 반사전극층은 알루미늄, 네드름 합금으로 이루어지는 것을 특징으로 하는 반사투과 복합형 박막트랜지스터 액정표시장치.

**청구항 11**

제 1 항에 있어서,

상기 드레인 전극 위로 복수개의 콘택층이 형성되고, 상기 콘택층의 적어도 하나에서 상기 투명 전극이 상기 드레인 전극과 전기적으로 접속되고, 나머지 콘택층 가운데 적어도 하나에서 상기 반사전극층이 상기 드레인 전극과 전기적으로 접속되는 것을 특징으로 하는 반사투과 복합형 박막트랜지스터 액정표시장치.

**청구항 12**

제 4 항에 있어서,

상기 콘택층은 2개 형성되고, 상기 콘택층 가운데 하나는 1 $\mu$ m 투명전극으로 덮여있고, 상기 투명전극의 패턴 위로 분리절연막이 나머지 콘택층이 개방되도록 형성되고, 상기 분리절연막 위로 반사전극층이 상기 나머지 콘택층과 접촉되도록 이루어진 것을 특징으로 하는 반사투과 복합형 박막트랜지스터 액정표시장치.**청구항 13**

기판과 상기 기판에 적층된 게이트 패턴;

상기 게이트 패턴 위에 게이트 절연막, 마플퍼스 실리콘막, 오믹콘택층이 차례로 적층되어 형성된 액티브 패턴과 상기 아몰퍼스 실리콘막으로 이루어지는 채널;

상기 액티브 패턴 위로 형성된 소오스 및 드레인 전극;

상기 소오스 전극과 연결되어 형성되는 데이터 라인;

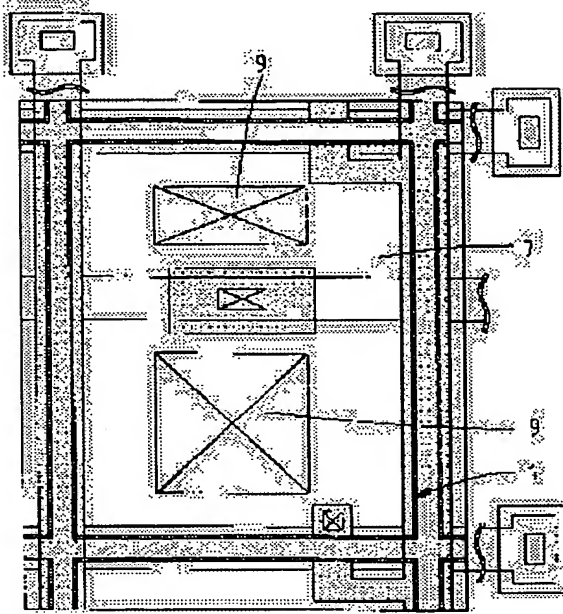
상기 데이터 라인 위로 형성되며 상기 드레인 영역에 콘택홀을 가지는 절연체 보호막 및

상기 콘택홀을 통해 드러난 상기 드레인 전극의 일부 영역과 접촉되며 화소부에 형성되는 인접 금속 산화물 계층의 투명전극층과 상기 콘택홀을 통해 상기 드레인 전극과 상기 일부 영역 외의 영역에서 접촉되며 화소부에 투광성을 가지고 형성되는 알루미늄 함유 반사전극층이 겹쳐서 형성되는 화소전극을.

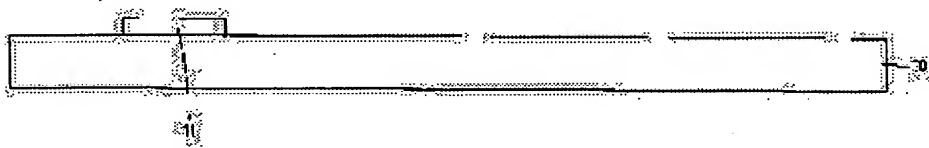
구비하며 이루어지는 것을 특징으로 하는 반사투과·복합형 박막트랜지스터 액정표시장치.

도 1

도 1



도 2



도 3

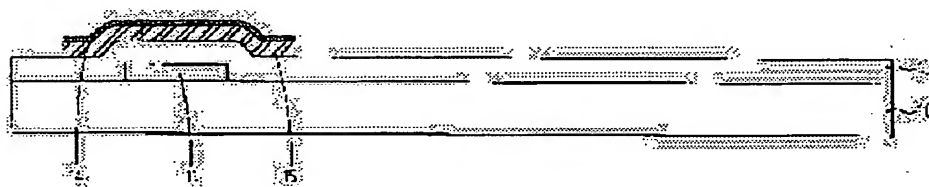




FIG. 4

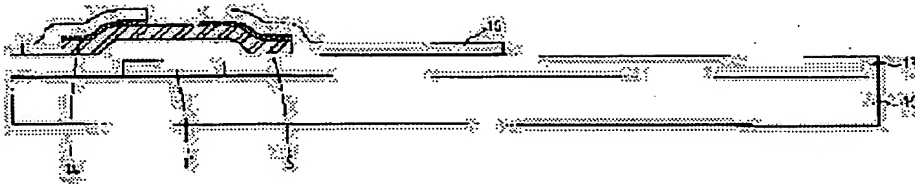


FIG. 5

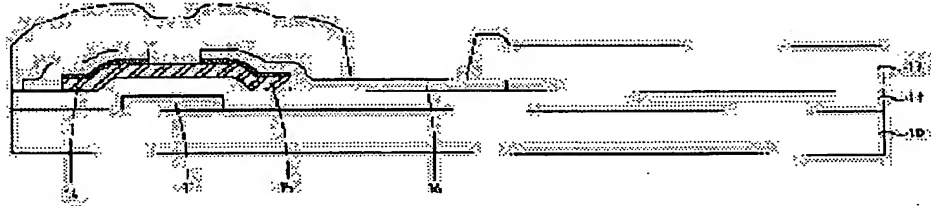


FIG. 6

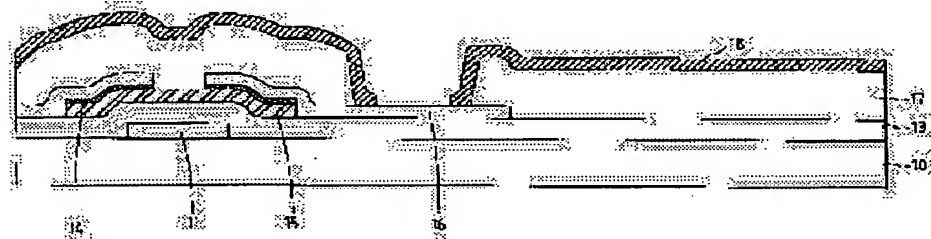
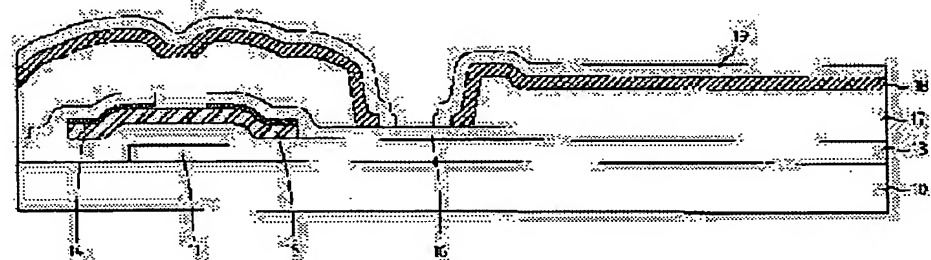
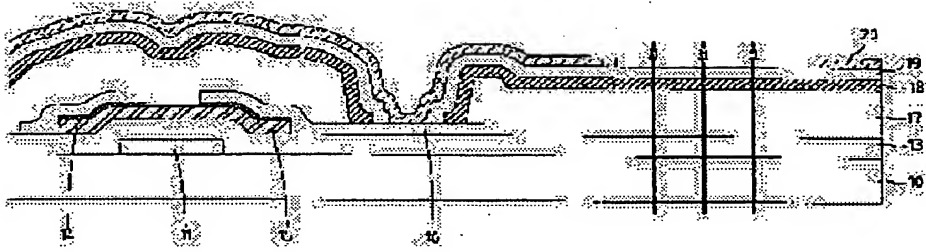


FIG. 7

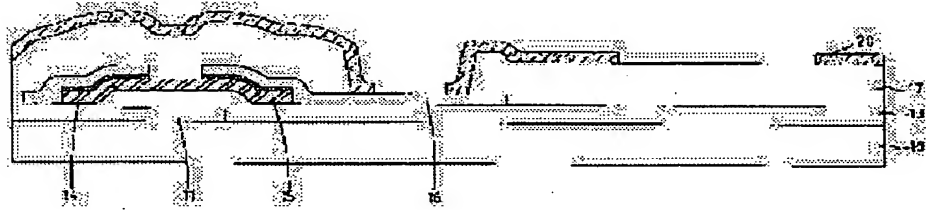


9-7

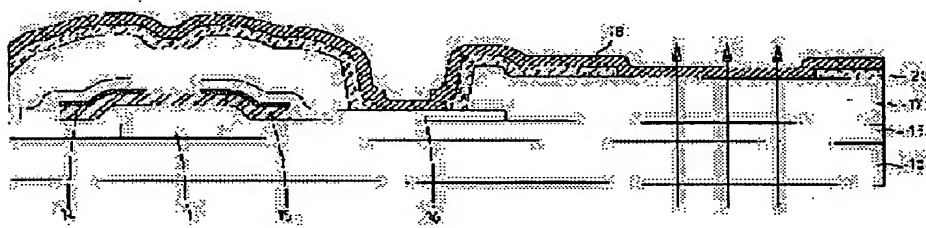
588



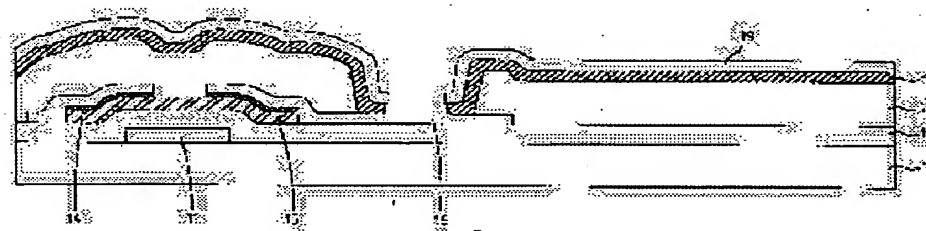
589



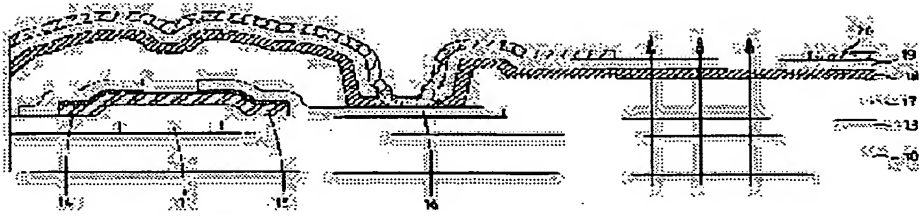
590



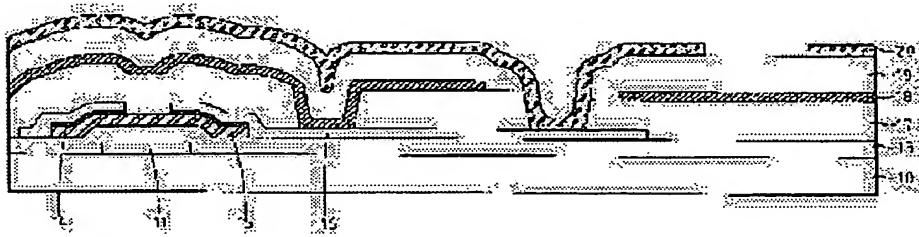
591



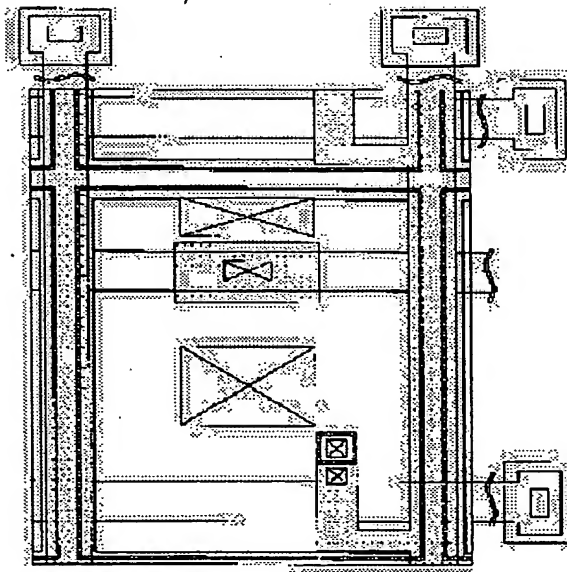
EB 12



EB 13



EB 14



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**